

学科 学年	D 3	科目 分類	計算機工学 I [計工 I] Computer Engineering I	演習	通年	学習教育 目標	担当	長澤 正氏 NAGASAWA Masashi
概 要	本講義では実践的な論理回路設計の能力を身につける事を目標とする。前期には、2 学年の計算機基礎で学習した論理回路の知識をもとに、基本的な組み合わせ回路、順序回路の設計法について述べる。後期には基本的な回路を組み合わせた応用例、ストップウォッチや信号機などのシーケンサについて述べる。また、実際の設計ではデバイスの遅延時間やセットアップタイム、ホールドタイムなどを考慮しなければならないこと、フェイルセーフの考え方などについて述べる。また、後半ではVHDL言語による回路の設計を学ぶ。講義ではいくつかの設計課題が出される。課題は演習室のコンピュータ上で回路を作成し、実際にFPGAを使って回路を実現し動作確認するという実践的な方法で実施される。							
科目目標 (到達目標)	1. デコーダ、8bit加算器などの組み合わせ回路が設計できる。 2. n進カウンタなどの基本的な順序回路が設計できる。 3. 交通信号のようなシーケンス制御回路や、ストップウォッチ程度の論理回路が設計できる。 4. 前述のような基礎的な回路をVHDL言語で設計できる。							
教科書 器材等	電子計算機概論 西巻正朗／関口利男 森北出版（2 学年にて購入済）VHDLによるハードウェア設計入門 長谷川裕恭 CQ出版社 MAXPLUS-II、QuartusII（論理回路の回路図エディタ／シミュレータ／FPGAコンパイラ。D情報処理演習室で使用できる。）							
評価の基準と 方法	定期試験の成績を70%、課題30%として評価する。							
関連科目	計算機基礎							
授業計画								
	参観	（授業は原則として教員が自由に参加できますが、参観欄に×印がある回は参観できません。）						
第 1回	×	ガイダンス、2進数、ブール代数、カルノー図の復習						
第 2回		ゲート回路、ド・モルガンの定理の復習						
第 3回		フリップフロップの種類、エッジトリガ型の動作						
第 4回		TTL,CMOS,PLD等のICの種類と内部の回路、ファンイン、ファンアウト						
第 5回		スレショルド電圧、遅延時間、セットアップ、ホールドタイム						
第 6回		チャタリングおよび除去回路。MAXPLUS-IIの使い方						
第 7回		前期中間試験						
第 8回		試験解答の返却と解説						
第 9回		7セグメントLEDデコーダの設計						
第10回		加算回路の設計						
第11回	×	ALU						
第12回		同期回路とは、2N進カウンタ						
第13回		N進カウンタ,リングカウンタ,シフトカウンタ						
第14回		シーケンス回路、夏休み課題を出題						
第15回		夏休み課題の解説						
第16回		前期期末試験						
第17回		試験解答の返却と解説						
第18回		ハザードとは、回路への影響、回避の方法						
第19回		VHDL言語の基本構文						
第20回		VHDL言語でのチャタリング除去回路の設計演習						
第21回	×	Case When文、7セグメントLEDデコーダの設計演習						
第22回		後期中間試験						
第23回		試験解答の返却と解説						
第24回		VHDL言語での加算回路の設計演習						
第25回		プロセス文の学習、16進カウンタの設計演習						
第26回		コンポーネント文の学習、8bitAdderの設計演習						
第27回		1秒タイマの設計設計演習、冬休みの課題						
第28回		ストップウォッチの設計						
第29回		良くある問題点とその対策						
第30回		学年末試験						

オフィス アワー	木曜の14時50分～17時を優先的に計算機工学Ⅰのオフィスアワーとする。ただし緊急の会議等があった場合は掲示する。
授業アンケート への対応	VHDL学習教材の解説と課題を掲載しているホームページに関し、アンケートを取り各解説のわかりにくい点など説明や図を加えた。
備 考	課題は http://www2.denshi.numazu-ct.ac.jp/~nagasawa/ に掲載されている。E-learningの当該科目からもリンクされている。
更新履歴	060116新規