

Syllabus Id	syl-132606
Subject Id	sub-132302233
更新履歴	20130321 新規
授業科目名	計算機工学Ⅱ Computer Engineering II
担当教員名	勝呂 元美 SUGURO Motoyoshi
対象クラス	電子制御工学科4年生
単位数	2学修単位(自学自習を含め90時間の学修をもって2単位とする)
必修/選択	必修
開講時期	通年
授業区分	基礎・専門工学系
授業形態	講義/実習
実施場所	電子制御工学科棟4階 D4HR / 電子制御工学科情報処理演習室

授業の概要(本教科の工学的、社会的あるいは産業的意味)

1. 授業で扱う主要なテーマ: コンピュータのハードウェア
2. テーマの歴史等: コンピュータが実用化されて60年の間にめざましい発展をとげ、汎用的に利用されるようになってきたが、ハードウェアは、基本構造をほとんど変えずに高速化・小型化された。電子回路の発展による高速性とソフトウェアによる融通性、集積回路の発展による超小型化、マイクロプロセッサ、各種メモリ素子の発達による成果である。
3. 社会との関連: 特に近年は、パーソナルコンピュータ、携帯端末の利用技術は誰にでも要求され、インターネットを通して生産・サービス・消費の社会生活に不可欠な道具として定着している。
4. 工学技術上の位置付け(企画、解析、調査、開発、設計、試験、販売、保守、リサイクル、廃棄処理等の何れの相との関連が深い): システムの開発や設計をするとき必要となるコンピュータのハードウェアの基礎知識を修得する。
5. 学問的位置付け: コンピュータのハードウェアの基礎知識を学び、そこから今後の技術開発の有様を考察する。

準備学習(この授業を受講するときに前提となる知識)

論理回路、ブール代数、組合せ回路、順序回路、非同期回路

	Weight	目標	説明
学習・教育目標		A	工学倫理の自覚と多面的考察力の養成
		B	社会要請に応えられる工学基礎学力の養成
	◎	C	工学専門知識の創造的活用能力の養成
		D	国際的な受信・発信能力の養成
		E	産業現場における実務への対応能力と、自覚的に自己研鑽を継続できる能力の養成
C: 工学的な解析・分析力及びこれらを創造的に統合する能力。			

学習・教育目標の達成度検査

1. 該当する学習・教育目標についての達成度検査を、年度末の目標達成度試験を持って行う。
2. プログラム教科目の修得と、目標達成度試験の合格を持って当該、学習・教育目標の達成とする。
3. 目標達成度試験の実施要領は別に定める。

授業目標

1. コンピュータのハードウェアを構成する各装置を図で示し説明できる。
2. コンピュータの基本動作をブロック図で示し説明できる。
3. CPUのプログラム実行過程をブロック図で示し説明できる。
4. CPUの設計手順を理解し、説明できる。
5. 基本的な構成のCPUの設計が行える。

授業計画(プログラム授業は原則としてプログラム教員が自由に参観できますが、参観欄に×印がある回は参観できません。)

回	メインテーマ	サブテーマ	参観
第1回	オリエンテーション	プログラムの学習・教育目標、授業概要・目標、スケジュール、評価方法と基準、等の説明	
第2回	コンピュータシステム	コンピュータの応用、種類、処理方式	
第3回	ネットワークシステム		
第4回	入出力装置		
第5回	記憶装置	主記憶装置、補助記憶装置、半導体メモリ	
第6回	コンピュータの中のデータ	数の表現、情報の表現	
第7回	マイクロコンピュータ	マイクロコンピュータ概説	
試験	前期中間試験		×
第8回	CPUと他のデバイスの接続	電子デバイスの規格	
第9回	CPUと他のデバイスの接続	CPUとSRAMの接続	
第10回	CPUの基本動作	ハードウェア/ソフトウェア	
第11回	プログラム実行の仕組み	『タイマープログラム』実行過程の概略説明	
第12回	CPUの機能設計	CPUの内部ブロック(回路)、命令の構成と機能	

第13回	プログラム実行時のCPU動作	『押しボタン式信号機プログラム』実行過程の解説	
第14回	CPUのタイミング設計	各ブロックの動作タイミング、CPUの動作速度	
試験	前期期末試験		×
第15回	前期の復習と後期の予定	期末試験の返却と解説および後期の授業概要、目標等の説明	
第16回	CPUの回路設計・レジスタ他	レジスタ、入出力ポート、プログラムカウンタ、セレクタ、演算回路	
第17回	CPUの回路設計・デコーダ	デコーダ/制御信号生成回路	
第18回	CPUの回路動作検証	回路シミュレーション結果より、プログラム実行時の動作を確認	
第19回	CPUの設計演習・回路図入力	Quartus II・回路図入力	
第20回	CPUの設計演習・プログラム	Quartus II・プログラム作成/入力	
第21回	CPUの設計演習・回路検証	Quartus II・論理シミュレーションにて動作確認	
第22回	CPUの設計演習・動作検証	FPGAにCPUの回路を実装し、実機にて動作確認	
第23回	CPUの回路設計・まとめ	回路設計のまとめ	
試験	後期中間試験		×
第24回	CPUの機能拡張・仕様検討	仕様検討	
第25回	CPUの機能拡張・機能設計	CPUの内部ブロック(回路)の構成と機能仕様、命令仕様	
第26回	CPUの機能拡張・回路設計	レジスタ、演算回路、PC、デコーダ/制御信号生成回路他	
第27回	CPUの設計演習・回路図入力	Quartus II・回路図入力	
第28回	CPUの設計演習・プログラム	Quartus II・プログラム作成/入力	
第29回	CPUの設計演習・回路検証	Quartus II・論理シミュレーションにて動作確認	
試験	学年末試験		×
第30回	総括	学年末試験の返却と解説および計算機工学Ⅱまとめ	×
課題 自学自習課題として適宜提出させる 演習問題(適宜出題) 提出期限: 出題時に定める。 提出場所: 出題時に定める。 オフィスアワー: 講義内容についての質問事項等は、メールおよび次回講義時に対応する。			
評価方法と基準 評価方法: 授業目標の各項目を含めて試験で確認する。 評価基準: 試験 70% 課題・演習レポート 30%			
教科書等	配布資料		
先修科目	計算機基礎、計算機工学Ⅰ		
関連サイトのURL			
授業アンケートへの対応	前年度よりCPUの設計演習を、Quartus II (回路図エディタ/シミュレータ)を使用して実施している。設計演習によりCPUの理解が深まることを学生自身が実感しているので演習内容を強化し継続。		
備考	1.試験や課題レポート等は、JABEE、大学評価・学位授与機構、文部科学省の教育実施検査に使用することがあります。 2.授業参観されるプログラム教員は当該授業が行われる少なくとも1週間前に教科目担当教員へ連絡してください。 3.再評価を受けられる学生は、次の全ての条件を満たすこととする。 ①全ての試験の問題を解答すること ②全ての課題を提出すること		