

3年	科目	計算機工学 I	講義	通年	担当	勝呂 元美 長澤 正氏
電子制御工学科		Computer Engineering I	必修	2単位		SUGURO Motoyoshi NAGASAWA Masashi
授業の概要						
<p>本講義では実践的な論理回路設計の能力を身につける事を目標とする。前期には、2学年の計算機基礎で学習した論理回路の知識をもとに、基本的な組み合わせ回路、順序回路の設計法について述べる。後期には基本的な回路を組み合わせた応用例、ストップウォッチや信号機などのシーケンサについて述べる。また、実際の設計ではデバイスの遅延時間やセットアップタイム、ホールドタイムなどを考慮しなければならないこと、フェイルセーフの考え方などについて述べる。また、後期後半ではVHDL言語による回路の設計を学ぶ。講義ではいくつかの設計課題が出される。課題は演習室のコンピュータ上で回路を作成し、実際にFPGAを使って回路を実現し動作確認するという実践的な方法で実施される。</p>						
本校学習・教育目標(本科のみ)		目標	説明			
		1	技術者の社会的役割と責任を自覚する態度			
		2	自然科学の成果を社会の要請に応じて応用する能力			
	○	3	工学技術の専門的知識を創造的に活用する能力			
		4	豊かな国際感覚とコミュニケーション能力			
		5	実践的技術者として計画的に自己研鑽を継続する姿勢			
プログラム学習・教育目標 (プログラム対象科目のみ)		実践指針 (プログラム対象科目のみ)		実践指針のレベル (プログラム対象科目のみ)		
授業目標						
<ol style="list-style-type: none"> <li>デコーダ、8bit加算器などの組み合わせ回路が設計できる。</li> <li>n進カウンタなどの基本的な順序回路が設計できる。</li> <li>交通信号のようなシーケンス制御回路や、ストップウォッチ程度の論理回路が設計できる。</li> <li>前述のような基礎的な回路をVHDL言語で設計できる。</li> </ol>						
授業計画						
第1回	ガイダンス、復習	ガイダンス、2進数、ブール代数、カルノー図の復習				
第2回	ゲート	ゲート回路、ド・モルガンの定理の復習				
第3回	フリップフロップ	フリップフロップの種類、エッジトリガ型の動作				
第4回	論理デバイス	TTL, CMOS, PLD等のICの種類と内部の回路、ファンイン、ファンアウト				
第5回	論理デバイス	スレシヨルド電圧、遅延時間、セットアップ、ホールドタイム				
第6回	スイッチ入力	チャタリングおよび除去回路、quartus-IIの使い方				
第7回	組み合わせ回路の設計	7セグメントLEDデコーダの設計				
第8回	前期中間試験	中間試験				
第9回	解答返却とまとめ	試験解答の返却と解説				
第10回	組み合わせ回路の設計	7セグメントLEDデコーダの設計演習(FPGAで)				
第11回	組み合わせ回路の設計	加算回路の設計				
第12回	組み合わせ回路の設計	加算回路の設計演習(FPGAで)				
第13回	順序回路の設計	同期回路とは、2N進カウンタ、N進カウンタ				
第14回	順序回路の設計	2のn乗進カウンタ、N進カウンタの設計演習				
	前期末試験	前期期末試験				
第15回	前期まとめ	試験解答の返却と解説、夏休み課題を出題				
第16回	課題	夏休み課題の解説				
第17回	順序回路の設計	前縁検出回路				
第18回	順序回路の設計	リングカウンタ、ジョンソンカウンタ				
第19回	順序回路の設計	シーケンス回路				
第20回	順序回路の設計	シーケンス回路のFPGA演習				
第21回	順序回路の設計	ハザードとは、回路への影響、回避の方法				
第22回	後期中間試験	後期中間試験				
第23回	解答返却と解説	試験解答の返却と解説				
第24回	ハードウェア記述言語	VHDL言語の基本構文				
第25回	ハードウェア記述言語	VHDL言語でのチャタリング除去回路の設計演習				
第26回	ハードウェア記述言語	Case When文、7セグメントLEDデコーダの設計演習				
第27回	ハードウェア記述言語	VHDL言語での加算回路の設計演習				
第28回	ハードウェア記述言語	コンポーネント文の学習、8bitAdderの設計演習				
第29回	ハードウェア記述言語	プロセス文の学習、16進カウンタの設計演習				
	後期末試験	学年末試験				
第30回	まとめ	試験解答の返却と解説				
評価方法と基準	<p>定期試験の成績を70%、課題30%として評価する。 受講態度が著しく悪い者、追試を前提とした無気力な答案を提出した者については追試を行わない。</p>					
教科書等	<p>プリント ハードウェア記述言語によるデジタル回路設計の基礎 木村誠聡 数理工学社 講義資料URL <a href="http://www2.denshi.numazu-ct.ac.jp/~nagasawa/">http://www2.denshi.numazu-ct.ac.jp/~nagasawa/</a></p>					
備考	<ol style="list-style-type: none"> <li>試験や課題レポート等は、JABEE、大学評価・学位授与機構、文部科学省の教育実施検査に使用することがあります。</li> <li>授業参観される教員は当該授業が行われる少なくとも1週間前に教科目担当教員へ連絡してください。</li> </ol>					