

5年	科目	計算機工学Ⅱ	講義	通年	担当	勝呂 元美 SUGURO Motoyoshi
電子制御工学科		Computer Engineering Ⅱ	必修	2学修単位（講義60+ 自学自習30）		
授業の概要						
<p>1. 授業で扱う主要なテーマ: コンピュータのハードウェア 2. テーマの歴史等: コンピュータが実用化されて60年の間にめざましい発展をとげ、汎用的に利用されるようになってきたが、ハードウェアは、基本構造をほとんど変えずに高速化・小型化された。電子回路の発展による高速性とソフトウェアによる融通性、集積回路の発展による超小型化などマイクロプロセッサ、各種メモリ素子の発達による成果であり、それらの知識を修得する。 3. 社会との関連: パーソナルコンピュータ、携帯端末の利用技術は誰にでも要求され、生産・サービス・消費の社会生活に不可欠である。 4. 工学技術上の位置付け: システムの開発や設計をするとき必要となるコンピュータのハードウェアの基礎知識を修得する。 5. 学問的位置付け: コンピュータのハードウェアの基礎知識を学び、そこから今後の技術開発の有様を考察する。</p>						
本校学習・教育目標(本科のみ)		目標	説明			
		1	技術者の社会的役割と責任を自覚する態度			
		2	自然科学の成果を社会の要請に応じて応用する能力			
	○	3	工学技術の専門的知識を創造的に活用する能力			
		4	豊かな国際感覚とコミュニケーション能力			
		5	実践的技術者として計画的に自己研鑽を継続する姿勢			
プログラム学習・教育目標 (プログラム対象科目のみ)	実践指針 (プログラム対象科目のみ)			実践指針のレベル (プログラム対象科目のみ)		
C. 工学的な解析・分析力及びこれらを創造的に統合する能力	(C1) 機械工学、電気電子工学、情報工学、応用化学、生物工学、材料工学などの専門的技術を身につけ、これらの技術を複合的に活用して、環境エネルギー工学、新機能材料工学、医療福祉機器開発工学等の分野に創造的に応用することができる。			(C1-3) 機械工学、電気電子工学、情報工学、応用化学、生物工学、材料工学のいずれかの課題に、修得した専門知識を応用できる。		
授業目標						
<p>1. コンピュータのハードウェアを構成する各装置を図で示し説明できる。 2. コンピュータの基本動作をブロック図で示し説明できる。 3. CPUのプログラム実行過程をブロック図で示し説明できる。 4. CPUの設計手順を理解し、説明できる。 5. 基本的な構成のCPUの設計が行える。(C1-3)</p>						
授業計画						
第1回	オリエンテーション	プログラムの学習・教育目標、授業概要・目標、スケジュール、評価方法と基準、等の説明				
第2回	コンピュータシステム	コンピュータの応用、種類、処理方式				
第3回	ネットワークシステム	ネットワークシステム概説				
第4回	入出力装置	入出力装置概説				
第5回	記憶装置	主記憶装置、補助記憶装置、半導体メモリ				
第6回	コンピュータの中のデータ	数の表現、情報の表現				
第7回	マイクロコンピュータ	マイクロコンピュータ概説				
第8回	前期中間試験					
第9回	CPUと他のデバイスの接続	電子デバイスの規格、CPUとSRAMの接続				
第10回	CPUの基本動作	ハードウェア/ソフトウェア				
第11回	プログラム実行の仕組み	『タイマープログラム』実行過程の概略説明				
第12回	CPUの機能設計	CPUの内部ブロック(回路)、命令の構成と機能				
第13回	プログラム実行時のCPU動作	『押しボタン式信号機プログラム』実行過程の解説				
第14回	CPUのタイミング設計	各ブロックの動作タイミング、CPUの動作速度				
	前期末試験					
第15回	前期の復習と後期の予定	期末試験の返却と解説および後期の授業概要、目標等の説明				
第16回	CPUの回路設計・レジスタ他	レジスタ、入出力ポート、プログラムカウンタ、セレクタ、演算回路				
第17回	CPUの回路設計・デコーダ	デコーダ/制御信号生成回路				
第18回	CPUの回路動作検証	回路シミュレーション結果より、プログラム実行時の動作を確認				
第19回	CPUの設計演習・回路図入力	Quartus II・回路図入力				
第20回	CPUの設計演習・プログラム	Quartus II・プログラム作成/入力				
第21回	CPUの設計演習・回路検証	Quartus II・論理シミュレーションにて動作確認				
第22回	CPUの設計演習・動作検証	FPGAにCPUの回路を実装し、実機にて動作確認				
第23回	後期中間試験					
第24回	CPUの機能拡張・仕様検討	仕様検討				
第25回	CPUの機能拡張・機能設計	CPUの内部ブロック(回路)の構成と機能仕様、命令仕様				
第26回	CPUの機能拡張・回路設計	レジスタ、演算回路、PC、デコーダ/制御信号生成回路他				
第27回	CPUの設計演習・回路図入力	Quartus II・回路図入力				
第28回	CPUの設計演習・プログラム	Quartus II・プログラム作成/入力				
第29回	CPUの設計演習・回路検証	Quartus II・論理シミュレーションにて動作確認				
	学年末試験					
第30回	CPUの設計総括	学年末試験の返却と解説および計算機工学Ⅱまとめ				
評価方法と基準	4回の試験の平均を70%、課題レポートを30%の重みとして評価する。授業目標5(C1-3)が標準基準(6割)以上で、かつ科目全体で60点以上の場合に合格とする。評価基準については、成績評価基準表による。					
教科書等	配布資料					
備考	<p>1. 試験や課題レポート等は、JABEE、大学評価・学位授与機構、文部科学省の教育実施検査に使用することがあります。 2. 授業参観される教員は当該授業が行われる少なくとも1週間前に教科目担当教員へ連絡してください。</p>					